

DIALOG(R) File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

011637752 **Image available**
WPI Acc No: 1998-054660/199806
XRPX Acc No: N98-043293

**Ink-jet type recording head - has voltage converter for converting
voltage amplitude of signal output from logic circuit into higher voltage
amplitude**

Patent Assignee: CANON KK (CANO)

Inventor: FURUKAWA T; IMANAKA Y; KASAMOTO M; MOCHIZUKI M; MORI T; OZAKI T;
WATANABE H

Number of Countries: 020 Number of Patents: 009

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 816082	A2	19980107	EP 97110413	A	19970625	199806 B
JP 10006515	A	19980113	JP 96166089	A	19960626	199812
JP 10034898	A	19980210	JP 96197241	A	19960726	199816
JP 10071713	A	19980317	JP 96231081	A	19960830	199821
JP 10138484	A	19980526	JP 96300417	A	19961112	199831
US 6302504	B1	20011016	US 97882035	A	19970625	200164
JP 3327791	B2	20020924	JP 96300417	A	19961112	200264
JP 3332745	B2	20021007	JP 96231081	A	19960830	200273
JP 3372768	B2	20030204	JP 96197241	A	19960726	200317

Priority Applications (No Type Date): JP 96300417 A 19961112; JP 96166089 A
19960626; JP 96197241 A 19960726; JP 96231081 A 19960830

Cited Patents: No-SR.Pub

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 816082	A2	E	48	B41J-002/05	
-----------	----	---	----	-------------	--

Designated States (Regional): AT BE CH DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE

JP 10006515	A	10	B41J-002/16	
JP 10034898	A	10	B41J-002/01	
JP 10071713	A	12	B41J-002/05	
JP 10138484	A	12	B41J-002/05	
US 6302504	B1		B41J-029/38	
JP 3327791	B2	12	B41J-002/05	Previous Publ. patent JP 10138484
JP 3332745	B2	12	B41J-002/05	Previous Publ. patent JP 10071713
JP 3372768	B2	10	B41J-002/01	Previous Publ. patent JP 10034898

Abstract (Basic): EP 816082 A

The head includes a heater (401) corresponding to a print element, while a power transistor (410) is used for energising and driving the heater. A logic circuit (501,502) is used for driving the power transistor. A voltage converter (111) is provided for converting a voltage amplitude of a signal output from the logic circuit into a higher voltage amplitude, and applying a signal with the converted amplitude to a gate electrode of the power transistor.

The logic circuit has a shift register (501) for temporarily storing an input digital image signal, and a latch circuit (502) for latching the digital image signal stored in the shift register. The voltage converter boosts a voltage that expresses an ON state of the digital signal latched by the latch circuit. The converter applies the boosted voltage to the power transistor.

USE - In ink jet recording apparatus.

ADVANTAGE - Allows high speed printing of high resolution high quality image.

Dwg.5/25

Title Terms: INK; JET; TYPE; RECORD; HEAD; VOLTAGE; CONVERTER; CONVERT;

VOLTAGE; AMPLITUDE; SIGNAL; OUTPUT; LOGIC; CIRCUIT; HIGH; VOLTAGE;
AMPLITUDE

Derwent Class: P75; T04; U21

International Patent Class (Main): B41J-002/01; B41J-002/05; B41J-002/16;
B41J-029/38

International Patent Class (Additional): H01L-021/8238; H01L-027/092

File Segment: EPI; EngPI

Manual Codes (EPI/S-X): T04-G02A; T04-G10A; U21-C02

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-34898

(43) 公開日 平成10年(1998) 2月10日

(51) Int.Cl.⁵

B 4 1 J 2/01

識別記号

庁内整理番号

F I

B 4 1 J 3/04

技術表示箇所

1 0 1 Z

審査請求 未請求 請求項の数 9 O L (全 10 頁)

(21) 出願番号 特願平8-197241

(22) 出願日 平成8年(1996) 7月26日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 古川 達生

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

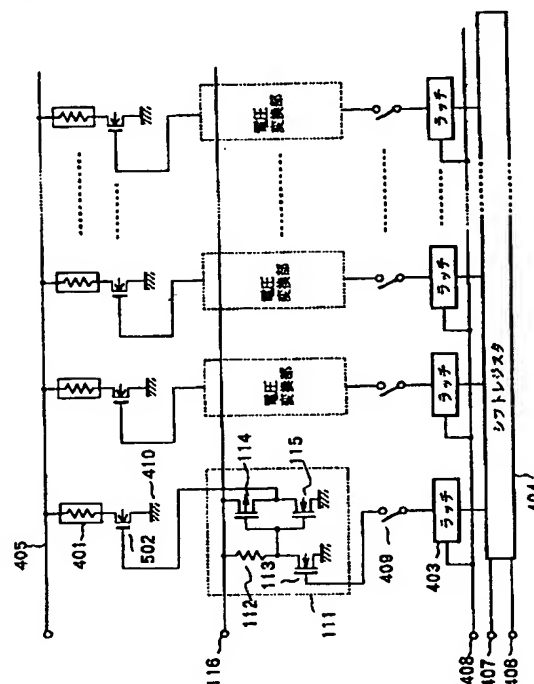
(74) 代理人 弁理士 大塚 康徳 (外1名)

(54) 【発明の名称】 記録ヘッド及びその記録ヘッドを用いた記録装置

(57) 【要約】

【課題】 例えば、nMOSトランジスタによるパワートランジスタを採用した記録ヘッドにおいて、nMOSトランジスタのドライバビリティを向上させた記録ヘッドとその記録ヘッドを用いた記録装置を提供する。

【解決手段】 シフトレジスタ404に一時的に格納された入力デジタル画像信号をラッチ回路403でラッチし、そのラッチされた画像信号に基づいて、nMOSFETのパワートランジスタ502を用いてヒータ401に通電して駆動し、記録動作を行う際、電圧変換部111によって、そのラッチされたデジタル信号のオンを表現する電圧(例えば、5V)を昇圧してパワートランジスタ502に印加する。



【特許請求の範囲】

【請求項1】 記録要素に対応したヒータと、
前記ヒータに通電して駆動するパワートランジスタと、
デジタル画像信号を入力して一時的に格納するシフトレジスタと、
前記シフトレジスタに格納されたデジタル画像信号をラッチするラッチ回路と、
前記ラッチ回路にラッチされたデジタル信号のオンを表現する電圧を昇圧して前記パワートランジスタに印加する電圧変換回路とを有することを特徴とする記録ヘッド。

【請求項2】 前記パワートランジスタはn型MOSFETであることを特徴とする請求項1に記載の記録ヘッド。

【請求項3】 前記電圧変換回路は、前記n型MOSFETのゲートと前記ラッチ回路の出力端子との間に設けられることを特徴とする請求項2に記載の記録ヘッド。

【請求項4】 前記電圧変換回路は、
抵抗と、
前記抵抗にドレインが接続された第1のnMOSTランジスタと、
前記抵抗と前記ドレインとの間に、ゲートがそれぞれ接続されたpMOSTランジスタと第2のnMOSTランジスタとから構成されるCMOSインバータ回路を含むことを特徴とする請求項3に記載の記録ヘッド。

【請求項5】 前記ヒータに第1の電源電圧を印加する第1の端子と、
前記電圧変換回路に第2の電源電圧を印加する第2の端子とをさらに有することを特徴とする請求項2に記載の記録ヘッド。

【請求項6】 前記第1の電源電圧を分圧して前記第2の電源電圧を生成する分圧回路をさらに有し、
前記第1及び第2電源電圧の電源を共通化することを特徴とする請求項5に記載の記録ヘッド。

【請求項7】 前記分圧回路にはソースフォロワ回路を含むことを特徴とする請求項6に記載の記録ヘッド。

【請求項8】 前記記録ヘッドはインクを吐出して記録を行なうインクジェット記録ヘッドであることを特徴とする請求項1に記載の記録ヘッド。

【請求項9】 請求項1に記載の記録ヘッドを用いた記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は記録ヘッド及びその記録ヘッドを用いた記録装置に関し、特に、インクジェット方式に従ってインクを吐出して記録媒体に記録を行なう記録ヘッド及びその記録ヘッドを用いた記録装置に関するものである。

【0002】

【従来の技術】従来のインクジェット方式に従う記録装

置に搭載される記録ヘッドは、図5に示すような回路構成をしていた。このような記録ヘッドの電気熱変換素子（ヒータ）とその駆動回路は、例えば、特開平5-185594号に示されているように半導体プロセス技術を用いて同一基板上に形成されている。

【0003】図5において、401は熱エネルギーを発生する為の電気熱変換素子（ヒータ）、402はヒータ401に所望の電流を供給する為のパワートランジスタ、404は各ヒータ401に電流を供給し記録ヘッドのノズルからインクを吐出するか否かの画像データを一時的に格納するシフトレジスタ、406はヒータ401をON/OFFさせる画像データ（DATA）をシリアルに入力する画像データ入力端子、407はシフトレジスタ404に設けられた転送クロック（CLK）を入力する入力端子、403は各ヒータ401に対する画像データ（DATA）を各ヒータごとに記憶保持する為のラッチ回路、408はラッチ回路403にラッチのタイミング信号（LT）を入力するラッチ信号入力端子、409はヒータ401に電流を流すタイミングを決定するスイッチ、405はヒータに所定の電圧を印加し電流を供給する為の電源ライン、410はヒータ401及びパワートランジスタ402を流れた電流が流れ込むGNDラインである。

【0004】また、シフトレジスタ404に格納される画像データビット数とパワートランジスタ402の数とヒータ401の数とは同じである。図6は、図5に示した記録ヘッドの駆動回路を駆動する為の各種信号のタイミングチャートである。

【0005】次に、図6を参照して図5に示した記録ヘッドの駆動回路の動作について説明する。転送クロック入力端子407にはシフトレジスタ404に格納される画像データのビット数分の転送クロック（CLK）が入力される。ここでは、シフトレジスタ404へのデータ転送が転送クロック（CLK）の立ち上がりのタイミングに同期して行われるものとし、各ヒータ401をON/OFFさせるための画像データ（DATA）が画像データ入力端子406から入力される。

【0006】ここで、シフトレジスタ404に格納される画像データのビット数とヒータ401及び電流駆動用のパワートランジスタ402の数とは同じであるから、ヒータ401の数の分だけ転送クロック（CLK）のパルスを入力して画像データ（DATA）をシフトレジスタ404に転送した後、ラッチ信号入力端子408にラッチ信号（LT）を与えて各ヒータ401に対応した画像データをラッチ回路403に保持する。

【0007】この後、スイッチ409を適当な時間“ON”にすれば、スイッチ409がON状態となっているその長さに応じてパワートランジスタ402及びヒータ401に電源ライン405を通して電流がながれ、その電流は再びGNDライン410へ流れ込む。この時、ヒ

にするためコストアップになる。

【0011】

【課題を解決するための手段】本発明は同一基板上に電気熱変換素子とシフトレジスト部、ラッチ部、論理回路部等のロジック回路部を形成したものである。又、基板1の一辺の端部近傍に電気熱変換素子を設けその辺の両側側面端部に電気接点を配置する。さらに、ロジック回路は電気熱変換素子を時分割駆動可能とし、同時に発熱する素子は、流体的クロストークの影響がないぐらい距離を話して駆動するように構成する。これにより、駆動素子の配された基板に穴を明けずに電熱変換素子を共通インク供給部共通流路に近接させ、電気接点を少なくした状態で（最小8本）17ノズルから数千ノズルまで非常に多数のノズルを駆動でき、時分割駆動の駆動ノズルの制限もない。さらに複数チップを近接して配置する場合、カスケード接続によって電気接続することで、実装密度を非常に高められ、又、電気接点がじゃまにならないため電気熱変換素子のある側またはその反対側にチップを近接配置することが、また、電気接点を電気熱変換素子の両側の端部に設けることができるので配線抵抗を非常に小さくしたレイアウトをとることができる。

【0012】

【実施例】以下、図面を参照しながら本発明について詳細に説明するが、本発明は以下の実施例に限定されることはなく、本発明の目的が達成され得るものであればよい。

【0013】（実施例1）図1は本発明の一実施例に係るインクジェット記録装置の基板1上の素子配置を示したものである。複数の素子のアレーから成る電気熱変換素子部2は、基板1の一辺の端部に配置されているが、これはインクが素子が配された基板の一端面側から供給されるため端部に近いインクの供給室に近い方が、流抵抗を小さくできるため、インク吐出の高速応答性を達成することができる。この電気熱変換素子端面より1000 μ m以内に配置されていれば効果は高く、さらに端面に近づくほどその効果は高くなる。電気接点部7、8、9は電気熱変換素子部2端部である基板の両側に配置され、個々の電気熱変換素子に印加する電気エネルギー（パルス）を供給するV₁配線部3の接点であるV₁接点部7、供給された電気エネルギーを接地する接地（GND）配線部5の接点であるGND接点部8、ロジック回路を構成するロジック回路部6の信号接点であるロジック接点部9から成る。また、V₁配線部3とGND配線部5の間にトランジスタアレー部4があり、電気熱変換素子の個々の素子と選択的に駆動するように個々に接続されている。またトランジスタアレー部4の個々のトランジスタはロジック部6により制御されるように接続している。

【0014】図6にこの本実施例の基板1を用いたイン

クジェットヘッドの構成の一例を示す。

【0015】1001はn個の吐出口1002と、それぞれの吐出口にインクを供給する流路を構成する溝（不図示）を持つ天板であり、基板1003のn個の電気熱変換素子アレー1005とそれぞれ一対一の対応で組み合わせりノズルおよびインク液室を形成する。電極1004は天板1001をよけて、基板1003の対する2つの端部に配置され、図には示さないが、ワイヤボンディングやギャングボンディング、バンパや圧接、圧着等の方法で接続され外部の電気エネルギーの供給を受ける。

【0016】この一対となった天板1001と基板1003はインクタンクカバー1006にマウントされる。インクカバー1006はインクタンクケース10007と一対に組み合わせられインクタンクを形成し内部にインクを蓄える。このインクは図には示さないがインク吸収体等のインク保持部材を備えることも可能である。さらにインクはインクタンクカバー1006のインク供給路を通して基板1003の電気熱変換素子アレー1005の下部に通じノズルに至るような構成になる。このヘッド構成を断面図（図7）を用いて詳しく説明する。インクは前述したようにインクタンクカバー1006の供給路より基板1003の電気熱変換素子アレー1005の配置される付近の裏側に供給され、天板1001の流路を構成する溝を通り個々の電気熱変換素子の表面に至る。ここでインクは電気熱変換素子に加熱され発泡しその発泡圧力により吐出口1002より外部に吐出され図には示さないが印字紙にドットを形成する。さらにこれを図8の横断面図に示すが、インク1010は図で示されるように電気熱変換素子1005の表面に供給され電気熱変換素子の発熱によるインクの発泡1009の圧力によりドロップレット1008のように吐出される。

【0017】この様に基板の裏面（記録素子が配された）からインクが回り込んで供給されるような構成にすることによって、基板上での熱の不均一な分布が緩和され、安定した記録を行わせることができる。

【0018】又、記録素子が配された位置とインク供給室43との距離を非常に近くすることが可能であるため、リフィル速度も上げることができ、インク吐出の高速応答性を達成することができる。

【0019】さらに、発泡位置（記録素子）から共通液室43までの距離が短いことと、流路から共通液室43につながる部位での広がり大ききすることができるために発泡時に生じたバック波を分散することができるため、各ノズル間のバック波のクロストークによる影響を緩和することができる。その様な効果を生ずるために好ましい記録素子の配置は基板端部から1000 μ m以内であり、さらに好ましくは300 μ m以内である（ただしここでの記録素子の配置位置（距離）は流路の共通液室側端部から記録素子の流路に添った方向の中心までの

距離をいう。)

【0020】以上図6～図8に本発明の基板を用いたインクジェット記録ヘッドの例として、記録素子が配された面に垂直な方向にインクを吐出するタイプを示したが、その他の記録ヘッドの形態として記録素子が配された面に添う方向にインクを吐出する記録ヘッドの例を図9に示す。

【0021】図9は、その部分断面図である。

【0022】図において、基板1に液流路47を形成するための溝を有した天板4が接合されている。共通液室43からインクが液流路47内に供給され、毛管力によってオリフィス5までインクが満される。液流路47に対応した記録素子に電気信号が印加され発熱することによってインクが加熱発泡41し、この発泡によるエネルギーによって、吐出口5からインクが吐出される。

【0023】尚、レフトレジスタが配された本発明の素子基板には、ワイヤボンディング45を介してプリント基板46から記録に用する電気信号が供給される。

【0024】図10に本実施例の基板1003の構成を、また図11でその等価回路図を示す。基板1003にはおもにシリコン基板を用いるがその他半導体を構成できる様な材料であれば良い。基板1003には半導体層1029があり半導体がイオン注入などの方法で形成されている。ここでは1015、1016、1023、1024、1025、1026が半導体にあたる。この半導体層1029の上層には第1電気絶縁層1028があり、さらにその上層には電導体がパターンニングされて図には示さないが図11で示される回路図を構成する必要に応じてスルーホールによって下層の半導体層1029とコンタクトしている。1028の上層の第1電導体は発泡に必要な電気エネルギーを供給する V_1 配線1014、それに対するグランドであるGND配線1017、電気熱変換素子1005を任意のタイミングで加熱する為のイネーブル配線1019、印字データをラッチする為のラッチ部を構成するラッチ配線1020、シリアルデータを供給するシリアルデータ配線1021、シリアルデータを決ったタイミングでシフトするクロック配線1022である。さらにこの第1電導体の上層に第2電気絶縁層1027があり、第2電導体層と隔てられており図11の回路図を構成するように決まったスルーホールでコンタクトされる。まず電気熱変換素子1005には V_1 ～ヒータ配線1011を介して V_1 配線1014にスルーホールでコンタクトされ電気エネルギーが供給される。さらに電気熱変換素子1005の他端はヒータ～トランジスタ配線1012を介し第1絶縁層1028のヒータ～スルーホールを通りトランジスタ1015または1016のコレクターに接続される。第1トランジスタ1015と第2トランジスタ1016は2列をなしているが、各素子レイアウト上1列～複列をとり面積効率を良くしている。たとえば各ヒータのピッチが細かい場合

トランジスタは正方形に近い方が面積効果が良いため複数配列をとる。さらにこのトランジスタ1015、1016の他端(ベース)は、トランジスタベース配線1018を介して論理ゲート部を構成する論理ゲートロジック1023に接続される。このトランジスタベース配線1018はポリシリコンなどである。また第1、第2導電層は、アルミ等の抵抗率の小さい材料が用いられる。また1015、1016のもう一端(エミッタ)はトランジスタ～GND配線によりスルーホールを介してGND配線1017に接続される。論理ゲートロジック1023はイネーブル配線1019により選択的にトランジスタにON信号を送るが1019は駆動によりさらに多数の配線を取り電気熱変換素子1005を自在に加熱可能となっている。配線1019は微弱の電気が流れる様な配線で良く複雑に配線されてもパワーのロスが少なく自在に1005を選択加熱できる構成である。ここでは、基本的な回路構成を2個並べたものを説明したが、これを多数配列した列を図12に示す。これは基本的構成をn個同様に配列したもので、この場合にも必要な電気接点数は、 V_1 接点1034、GND接点1035、イネーブル接点1036、時分割接点1037、ラッチ接点1038、シリアルデータ接点1039、クロック接点1040、リセット接点1041で基本的に8本あれば多数の電気熱変換素子1015を駆動できる。ここで1042、1043、1044、1045はカスケード接続用の出力接点で、それぞれ1040、1039、1038、1037の入力接点に対応している。

【0025】次に図10で示した各素子が作り込まれた基板1の製造工程の一実施例を図を用いて説明する。

【0026】図13は、イオン折込みや拡散等の方法でラッチ12、シフトレジスタ11、トランジスタ10等を作り込んだ後の工程を示すであり(a)がその上面図、(b)はその部分断面図である。

【0027】本発明の基板構成においては、シフトレジスタ11からトランジスタ10へロジック信号を与えトランジスタをON/OFFする信号線3を半導体層を用いて形成している。これはシフトレジスタ11とトランジスタ10間の電流が微弱であるために行うことができ、新たに配線を形成する必要がない。

【0028】又、本発明の基板構成では、トランジスタ10を図13(a)のように交互にレフトレジスタからの距離を変えて配置し集積効率を上げている。特にインクジェットに用いる基板においては、トランジスタを通じて記録素子に流れる電流が大きいため効率上トランジスタの面積を大きくせざるをえず、しかも、インクジェット記録の高精細記録を達成するためには記録素子の配置間隔を狭くしなければならないが、この様な配置にすることによって、これらの目的を達成することができる。尚ここでは、シフトレジスタからトランジスタまでの距離を2段階に変えているが、これはさらに多い段数

でもよい。

【0029】図14(a)、(b)、図15、図16、図14(c)、(d)は、本発明の基板の製造工程を示す図で、この順で製造工程を示している。

【0030】図14(a)は、図13で形成した基体上にSiO₂、SiN等の層間絶縁膜29を形成し、上層部とのコンタクトのためのスルーホールを開けた所である。次に図14(b)において、A1等でV₁コモン電極21、接地配線24、ロジック配線31、コンタクト30等の第1の配線を形成する。その後図15(a)上面図、(b)断面図で示されるごとく、第1の配線上にSiO₂やSiN(Si、N)等の第2の層間絶縁膜を形成し、スルーホールを設ける。

【0031】次にこの上に第2のA1を成膜し、パターンニングすることで、電気熱変換体2とV₁電極及びトランジスタとの電氣的接続、パッド等の形成が成される(図16)。

【0032】続いて、インクによる各電極間でのショートを防止するために図14(c)において保護膜36を形成する。又さらにこの保護膜上に図7(d)で示されるようにTa等によって耐キャビテーション層37を形成してもよい。この耐キャビテーション層は、インクを吐出させるための発泡及び消泡現象から、電極やその他の層を保護するためのものである。またこれらの信号のタイミングチャートを図17に示す。ここで、CLKはクロック信号で、このパルスに対応してSIのイニシャルがシフトレジスタに入力され、LATでデータがラッチに保持され、イネーブルEIにより出力される。さらに、時分割回路により流体クロストークの影響を少なくした駆動をすることができる。最後にこの記録ヘッドが

搭載される記録装置の一例を次に示す。

【0033】図18は本発明のインクカートリッジが適用されるインクジェット記録装置IJRAの概観図である。ここでキャリッジHCは駆動モーター5013の正転逆転に連動して駆動力伝達ギア5011、5009を介して回転するリードスクリュー5004の螺旋溝5005に対して係合するキャリッジHCはピン(不図示)を有し、矢印a、b方向に往復移動される。キャリッジHCには記録ヘッド部5025、インクタンク部5026が装着される。5002は紙押え板であり、キャリッジの移動方向にわたって紙をブラテン5000に対して押圧する。5007、5008はフォトカプラーであり、キャリッジのレバー5006のこの域での存在を確認してモーター5013の回転方向切り替え等をおこなうためのホームポジション検知手段である。5016は記録ヘッドの前面をキャップするキャップ部材5022を支持する部材、5015はこのキャップ内を吸引する吸引手段であり、キャップ内開口5023を介して記録ヘッドの吸引回復をおこなう。5017はクリーニングブレード、5019はこのブレードを前後方向に移動可

能にする部材であり、本体支持板5018にこれらは支持されている。ブレードは、この形態でなく周知のクリーニングブレードが本例に適用できることはいうまでもない。また、5012は、吸引回復の吸引を開始するためのレバーであり、キャリッジと係合するカム5020の移動に伴って移動し、駆動モーターからの駆動力がクラッチ切り替え等の公知の伝達手段で移動制御される。

【0034】これらのキャッピング、クリーニング、吸引回復は、キャリッジHCがホームポジション側領域に位置づけられたときにリードスクリュー5005の作用によってそれらの対応位置で所望の処理が行なえるように構成されているが、周知のタイミングで所望の動作を行うようにすれば、本例にはいずれも適用できる。

【0035】又、本発明においては、キャリッジHC上に記録ヘッドカートリッジが搭載されているが、ここでは記録ヘッド部5030とインクタンク部5031とが分離可能なタイプの記録ヘッドカートリッジを搭載している。本発明の記録ヘッドは前述した理由から小型に構成することができるためキャリッジ等の搭載がさらに容易に行える。又、従来装置側に有していた記録信号をシリアル信号からパラレル信号へ変換する機能を記録ヘッドの基板に持たせているため、記録装置を簡略な構成とすることができ、さらに記録ヘッド側へ信号を供給する接続端子数が少ないため、配線の配図等が簡略化され、製造工程が簡略でき、さらにコンパクトで低コストな記録装置等を得ることができる。

【0036】この様なインクジェット記録装置に搭載されるヘッドにおいてはヘッドはユーザーが交換可能のものとの交換不可のものとのがあるが、本実施例の構成では電氣的接点が少ないのでユーザーが交換可能なヘッドにおいて接点のスペースが小さいのでヘッドがコンパクトになるとともに脱着時の信頼性も向上するので特に有効である。

【0037】図14に、基板1の他の実施例を示す。

【0038】(a)はV₁配線20とGND配線が電気熱変換素子アレー2のすぐ後に配置され、それぞれの間の電気配線を最短距離で結ぶ為、電氣的なロスが少ない回路構成である。

【0039】(b)本発明の素子基板は主にインクジェット記録ヘッドに利用されるため、基板上に前述のように流路を形成するための溝を有する天板が接着されるが、この密着性を上げるために、素子基板表面はできるだけ平滑である方がよい。図26(b)においては、第1、第2の配線の交差が特に平滑性が必要とされる記録素子の位置から離れた所で行われる構成となっている。このため、天板をドラムフィルム等の接着剤や密べい材料を用いなくても、基板1に密着させることができる。

【0040】(c) V₁配線21を記録素子アレーより基板端部側に配したため、電気配線を多層化する必要なく回路配線を行うことができ、安価に作成することがで

きる。

【0041】又、折り返し配線を行なわないため記録素子近傍の配置にゆとりができ、ヒータの幅を大きくすることができる。

【0042】(d)は、さらにGND配線5を電気熱変換素子アレー2のそばに配置し、電気的ロスを少なくしたものである。

【0043】本発明は、特にインクジェット記録方式の中でも、インク吐出を行なわせるために利用されるエネルギーとして熱エネルギーを発生する手段（例えば電気熱変換体やレーザ光等）を備え、前記熱エネルギーによりインクの状態変化を生起させる方式の記録ヘッド、記録装置に於いて、優れた効果をもたらすものである。

【0044】その代表的な構成や原理については、例えば、米国特許第4723129号明細書、同第4740796号明細書に開示されている基本的な原理を用いて行うものが好ましい。この方式は所謂オンデマンド型、コンティニュアス型のいずれにも適用可能であるが、特に、オンデマンド型の場合には、液体（インク）が保持されているシートや液路に対応して配置されている電気熱変換体に、記録情報に対応している核沸騰を越える急速な温度上昇を与える少なくとも一つの駆動信号を印加することによって、電気熱変換体に熱エネルギーを発生せしめ、記録ヘッドの熱作用面に膜沸騰させて、結果的にこの駆動信号に一对一対応し液体（インク）内の気泡を形成出来るので有効である。この気泡の成長、収縮により吐出用開口を介して液体（インク）を吐出させて、少なくとも一つの滴を形成する。この駆動信号をパルス形状とすると、即時適切に気泡の成長収縮が行われるので、特に応答性に優れた液体（インク）の吐出が達成でき、より好ましい。このパルス形状の駆動信号としては、米国特許4463359号明細書、同第4345262号明細書に記載されているようなものが適している。尚、上記熱作用面の温度上昇率に関する発明の米国特許第4313124号明細書に記載されている各条件を採用すると、更に優れた記録を行うことができる。

【0045】記録ヘッドの構成としては、上述の各明細書に開示されているような吐出口、液路、電気熱変換体の組み合わせ構成（直線状液流路又は直角液流路）の他に熱作用部が屈曲する領域に配置されている構成を開示する米国特許第4558333号明細書、米国特許第4459600号明細書を用いた構成も本発明に含まれるものである。加えて、複数の電気熱変換体に対して、共通するスリットを電気熱変換体の吐出部とする構成を開示する特開昭59年第123670号公報や熱エネルギーの圧力波を吸収する開孔を吐出部に対応させる構成を開示する特開昭59年第138461号公報に基づいた構成としても本発明は有効である。

【0046】更に、記録装置が記録できる最大記録媒体の幅に対応した長さを有するフルラインタイプの記録ヘ

ッドとしては、上述した明細 10 に開示されているような複数記録ヘッドの組み合わせによって、その長さを満たす構成や一体的に形成された一個の記録ヘッドとしての構成のいずれでも良いが、本発明は、上述した効果を一層有効に発揮することができる。

【0047】加えて、装置本体に装着されることで、装置本体との電気的な接続や装置本体からのインクの供給が可能になる交換自在のチップタイプの記録ヘッド、あるいは記録ヘッド自体に一体的に設けられたカートリッジタイプの記録ヘッドを用いた場合にも本発明は有効である。

【0048】又、本発明は記録装置の構成として設けられる、記録ヘッドに対しての回復手段、予備的な補助手段等を付加することは本発明の効果を一層安定できるので好ましいものである。これらを具体的に挙げれば、記録ヘッドに対しての、キャッピング手段、クリーニング手段、加圧或は吸引手段、電気熱変換体或は、これとは別の加熱素子或はこれらの組み合わせによる予備加熱手段、記録とは別の吐出を行う予備吐出モードを行うことも安定した記録を行うために有効である。

【0049】更に、記録装置の記録モードとしては黒色等の主流色のみの記録モードだけではなく、記録ヘッドを一体的に構成するか複数個の組み合わせによってでもよいが、異なる色の複色カラー又は混色によるフルカラーの少なくとも一つを備えた装置にも本発明は有効である。

【0050】以上説明したように、同一基板内に電気熱変換体とシフトレジスタ、ラッチ等のロジック回路を形成したことにより、配線パターン、接点数の減少で、配線パターンによる電気的ロスおよびコストダウンが達成される。さらに、チップ内のレイアウトを回1にすることで、流体的ロスの軽減、チップ面積の有効利用さらに、チップを複数用いたヘッド構成での電気接点の有効性が高められた。また、インクジェット特有の流体的クロストークをされるための時分割駆動の制御も容易になった。

【図面の簡単な説明】

【図1】基板1各素子のレイアウトを示す図。

【図2】(a) ダイオードマトリクス駆動の基板レイアウトを示す図。(b) ダイオードマトリクス駆動の基板レイアウトで(a)の小型タイプの図。(c) 直接駆動の基板レイアウトを示す図。

【図3】(a), (b), (c) はともにインク供給穴ありタイプの基板レイアウトで、全て直接駆動タイプを示す図。

【図4】直接駆動の等価回路図を示す図。

【図5】4×4のダイオードマトリクス駆動の等価回路図。

【図6】図1の基板を用いたヘッド構成の分解図。

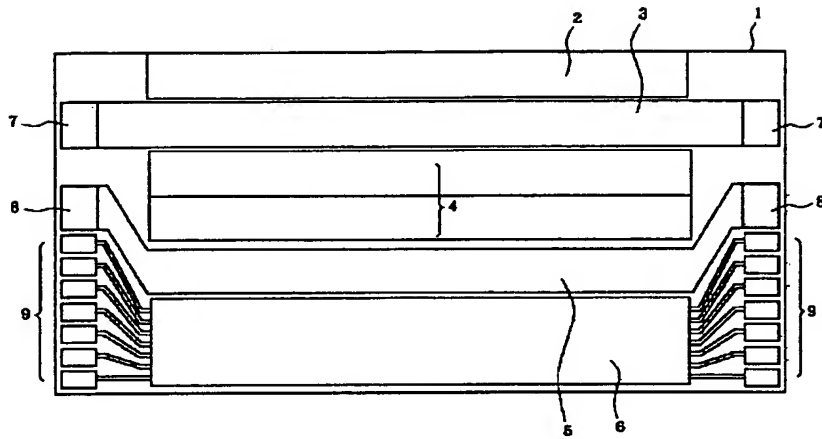
【図7】ヘッド構成のノズル付近の断面図。

【図8】ヘッド構成のノズル付近の断面図。
 【図9】本発明の素子基板を用いた記録ヘッドの模式的断面図。
 【図10】図1の基板の詳細図。
 【図11】図9の図の等価回路。
 【図12】図10の発展形。
 【図13】本発明の素子基板の製造工程を示す図。
 【図14】本発明の素子基板の製造工程を示す図。
 【図15】本発明の素子基板の製造工程を示す図。
 【図16】本発明の素子基板の製造工程を示す図。
 【図17】図11の駆動のタイミングチャート。
 【図18】本発明の基板を用いたヘッドが搭載される本体の例を示す図。
 【図19】他の実施例を示す図。
 【符号の説明】

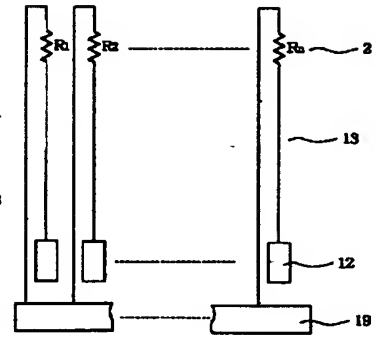
1 基板
 2 電気熱変換体アレー
 3 V_1 配線
 4 トランジスタアレー
 5 GND配線
 6 ロジック部
 7 V_1 接点
 8 GND接点
 9 ロジック接点
 10 マトリクス配線
 11 ダイオードアレー
 12 接点
 13 配線
 14 天板
 15 インク
 16 インク供給穴
 17 ドライフィルム
 18 オリフィスプレート
 19 V_1 共通電極
 1001 天板
 1002 オリフィス
 1003 基板
 1004 接点
 1005 電気熱変換素子アレー
 1006 インクタンクカバー
 1007 インクタンクケース
 1008 ドロップレッド
 1009 発泡
 1010 インク
 1011 ヒータ～ V_1 配線
 1012 ヒータ～トランジスタ配線
 1013 トランジスタ～GND配線
 1014 V_1 配線
 1015 第1トランジスタ
 1016 第2トランジスタ

1017 GND配線
 1018 トランジスタゲート配線
 1019 イネーブル配線
 1020 ラッチ配線
 1021 シリアルデータ配線
 1022 クロック配線
 1023 論理ゲート配線
 1024 ラッチロジック
 1025, 1026 シフトレジスタ
 1027 第2絶縁層
 1028 第1絶縁層
 1029 半導体層
 1031 時分割回路
 1032 ラッチロジック
 1033 シフトレジスタ
 1034 V_1 接点
 1035 GND接点
 1036 イネーブル接点
 1037 時分割接点
 20 1038 ラッチ接点
 1039 シリアルデータ接点
 1040 クロック接点
 1041 クリア接点
 1042 クロックアウト接点
 1043 シリアルデータアウト接点
 1044 ラッチアウト接点
 1045 時分割アウト接点
 5002 紙押え板
 5003 キャリッジシャフト
 30 5004 キャリッジスクリュウシャフト
 5005 スクリュー溝
 5006 フォトスペーサ
 5007 停止板
 5008 フォトインタラプタ
 5009 キャリッジシフトギヤ
 5010 ギア1
 5011 ギア2
 5012 モータ押え
 5013 キャリッジモータ
 40 5014 回復ユニット
 5015 回復ヘッド
 5016 回復キャップ
 5017 ゴムブレード
 5018 プラテンフレーム
 5019 プリントユニット
 5020 回復ユニット押え
 5021 回復カム
 5022 キャップスポンジ
 5023 キャップ受け

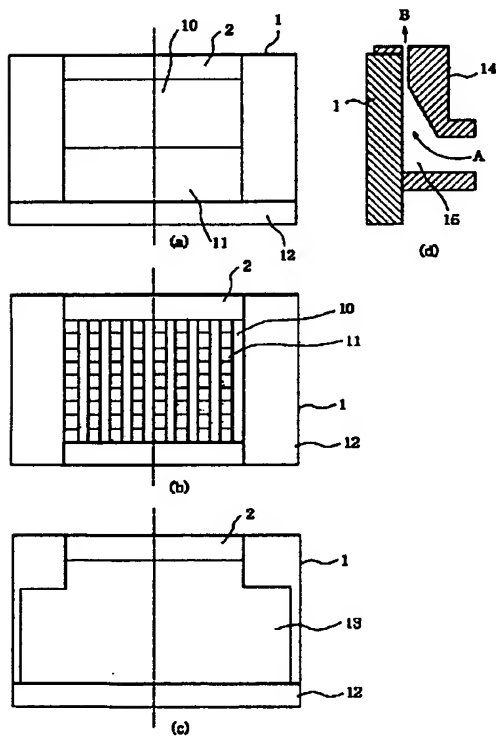
【図1】



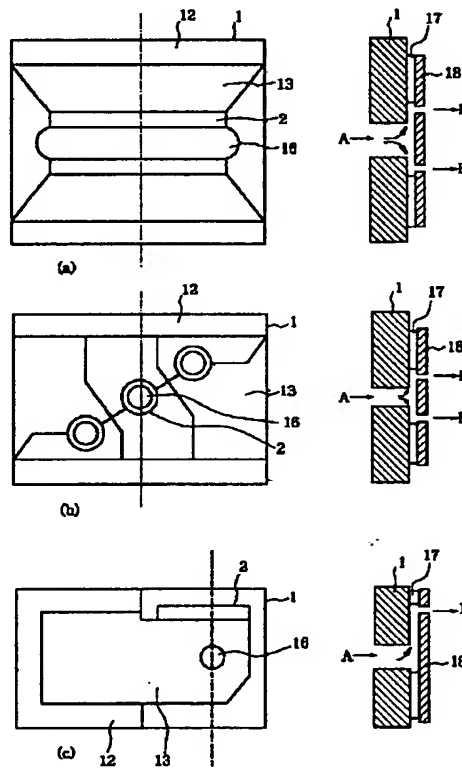
【図4】



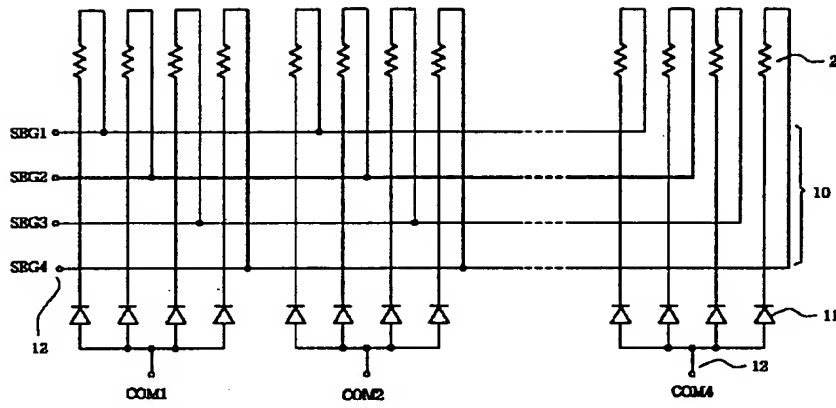
【図2】



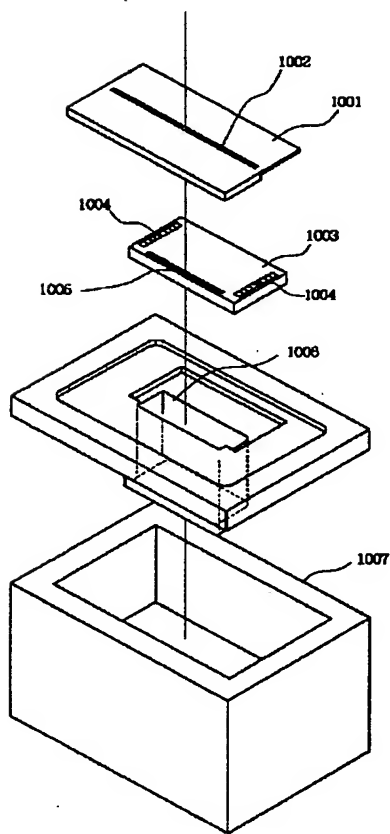
【図3】



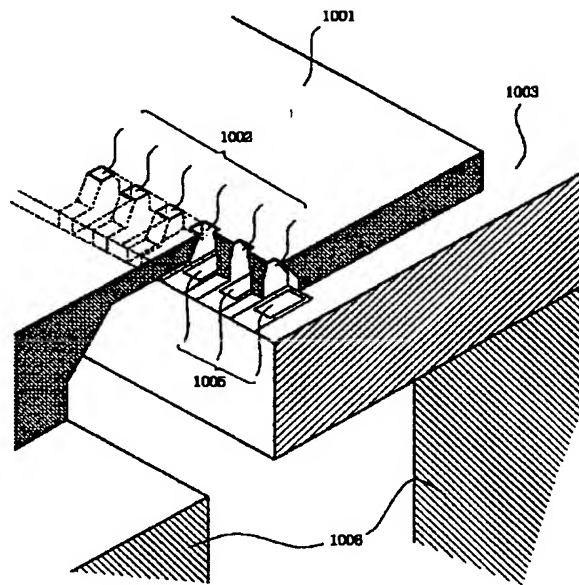
【図5】



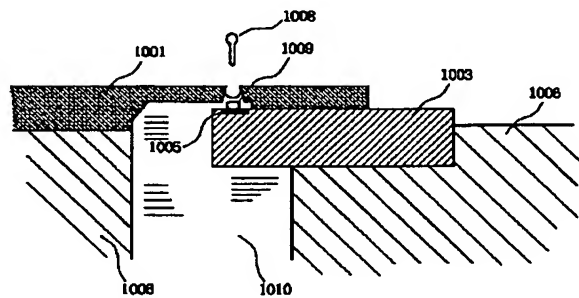
【図6】



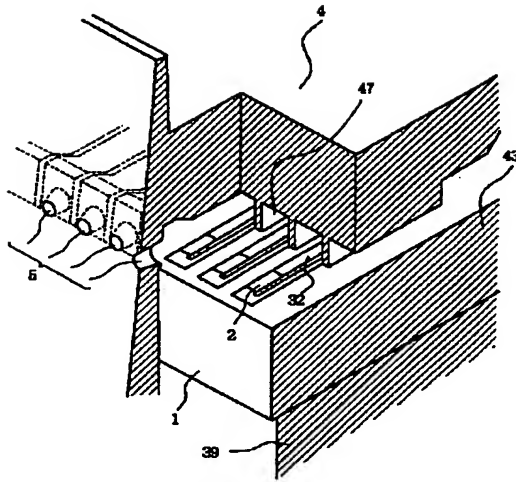
【図7】



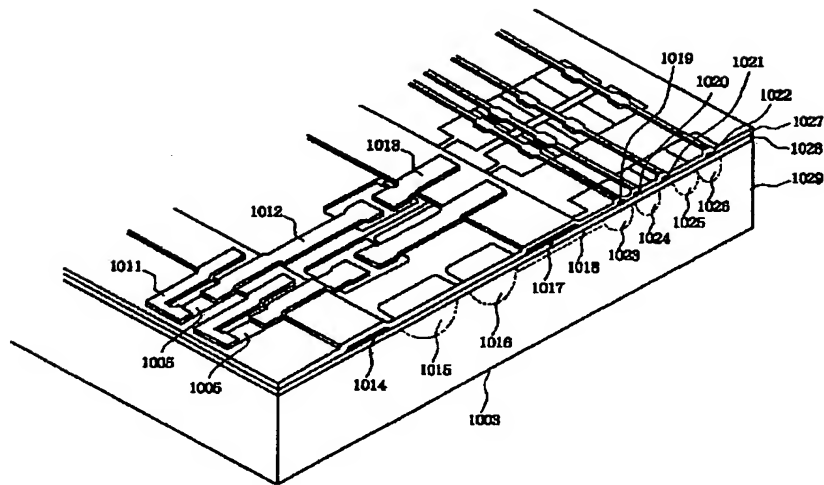
【図8】



【図9】



【図10】



【図17】

